

文档编号: AN1039

上海东软载波微电子有限公司

# 应用笔记

---

## HW2000B Hardware Reference Design

## 修订历史

版本	修订日期	修改概要
V1.0	2019-5-5	初版发布
V1.1	2020-7-13	更新 PCB 参考设计说明
V1.2	2021-5-20	更新参考设计，增加 CE 脚滤波电容

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：http://www.essemi.com

版权所有©

### 上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不承担或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

## 内容目录

第 1 章	SCH 参考设计 .....	1
第 2 章	PCB 参考设计 .....	3
第 3 章	制版工艺.....	5

## 图目录

图 1-1	HW2000B QFN20 封装 SCH 图 .....	1
图 1-2	HW2000B SOP14 封装 SCH 图 .....	1
图 2-1	HW2000B QFN 封装 PCB 图.....	3
图 2-2	HW2000B SOP14 封装 PCB 图.....	4

## 表目录

表 1-1	HW2000B QFN20 封装参考设计 BOM.....	2
表 3-1	PCB 制版工艺参数.....	5

## 第 1 章 SCH参考设计

HW2000B 是一款低功耗、低成本的 2.4GHz ISM 频段射频收发器芯片，下面给出其 SCH 参考设计。 QFN20 封装的原理图如图 1-1 所示， SOP14 封装的原理图如图 1-2 所示。

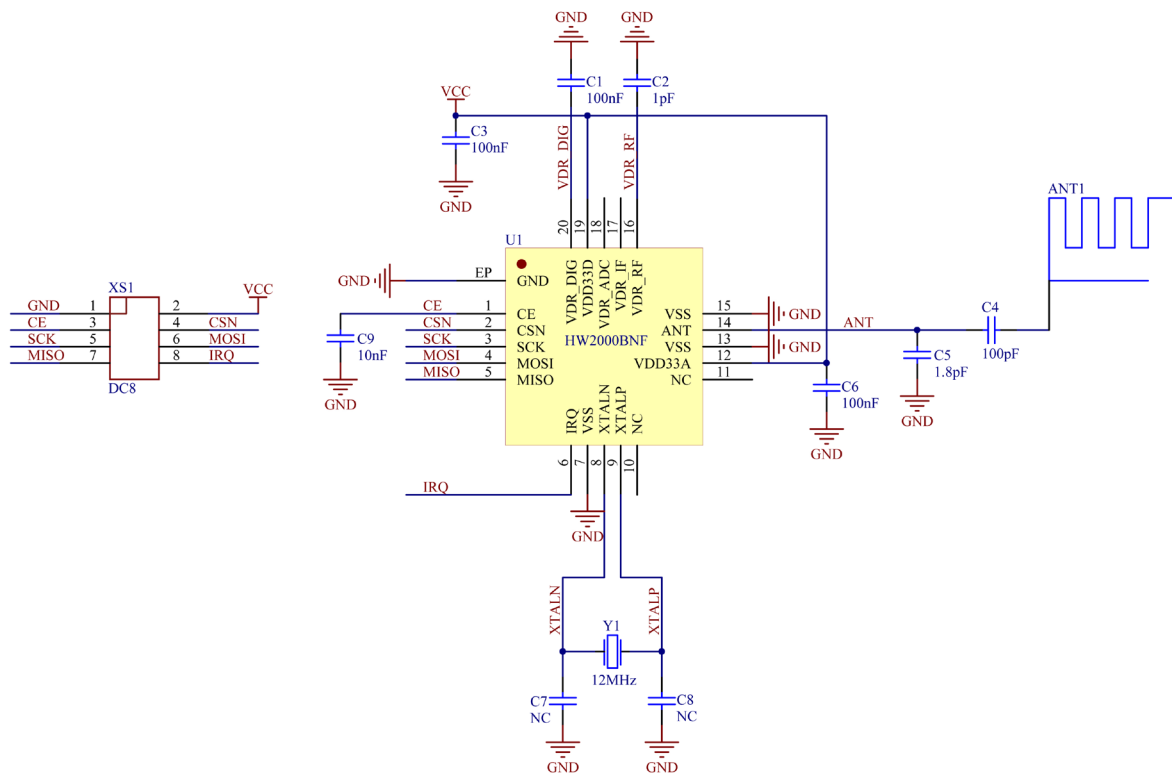


图 1-1 HW2000B QFN20 封装 SCH 图

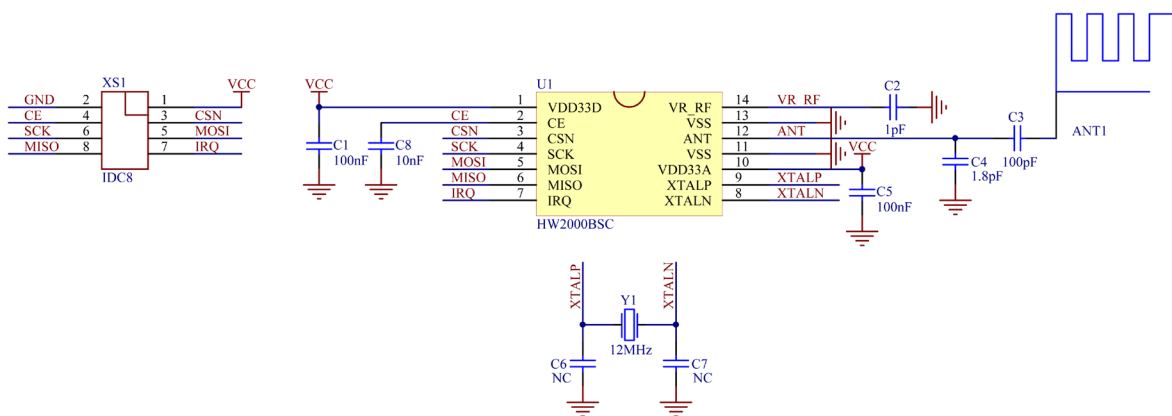


图 1-2 HW2000B SOP14 封装 SCH 图

HW2000B 的外围电路简单，只需要 6~7 颗被动元件，即可构建一个完整的 2.4G 无线收发系统。参考设计的电路主要由晶体振荡电路、射频匹配网络、电源去耦网络三部分构成。

晶体振荡电路支持 12MHz、16MHz 无源晶振。根据应用需求的不同，晶振选取原则如下：晶振的频率公差（Frequency Tolerance）越小，收发两端之间的频率差越小，则远距离通信成功率将显著提高。因此远距离应用请尽量选用公差小的无源晶振，推荐使用公差±10ppm 的无源晶振。晶振两边的负载电容一般不需要连接，只有在一些对频率要求比较苛刻的应用，才需要增加电容进行微调。但需要注意的是，电容太大会导致晶振不振，由于不同厂家的晶振参数不同，所以具体取值

要通过实际调试来确定。

射频前端匹配网络主要完成射频信号谐波抑制、天线端阻抗匹配等功能，该部分元器件选型对通信将产生较大影响，射频前端元件需尽量选用高 Q 值的高频元器件。

电源管脚 VDD33D 和 VDD33A 上的滤波电容，可滤除电源上的干扰信号。而 VDR\_DIG 和 VDR\_RF 管脚上的电容是芯片内部数字和 RF 模块 LDO 的输出滤波电容，使用后可提高芯片工作的稳定性。此外，CE 脚的滤波电容也有利于芯片的稳定工作并增强抗干扰性，推荐在 PCB 上保留位置，并在干扰较大的应用系统上使用。CE 脚滤波电容的推荐值为 10nF，若干扰较大，可换成 100nF 以上电容。

由图 1-1 和图 1-2 可知，QFN20 封装和 SOP14 封装的 SCH 图相比，仅增加了 VDR\_DIG 管脚的滤波电容。

下面给出 HW2000B QFN20 封装参考设计的 BOM。

Part	Designator	Footprint	Description
100nF	C1、C3、C6	0402	X7R, ±10%
1.0pF	C2	0402	NP0, ±0.25pF
100pF	C4	0402	NP0, ±5%
NC	C7、C8	0402	X7R, ±10%, 保留
10nF	C9	0402	X7R, ±10%
1.8pF	C5	0402	NP0, ±0.25pF
12MHz	Y1	3225SMD	3.2mm×2.5mm 贴片无源晶振, ±10ppm
HW2000BNF	U1	QFN20	2.4G 射频收发器芯片
IDC8	XS1	DC8	2.54mm 双排针插座

表 1-1 HW2000B QFN20 封装参考设计 BOM

## 第 2 章 PCB 参考设计

下面给出两种封装的 HW2000B 参考 PCB 设计。QFN20 封装的 PCB 设计，可参考图 2-1。SOP14 封装的 PCB 设计，可参考图 2-2。

下面以 QFN20 封装的 PCB 为例，说明 PCB 设计的注意事项：

- 所有元器件均布局在正面，背面需提供完整的参考地平面。射频元器件的布局要紧凑：C5 电容水平放置，需尽可能靠近 ANT 脚；C4 电容垂直放置，与 C5 电容和 PCB 天线的间距需尽可能小。
- ANT 脚到天线之间的射频走线需尽可能短；射频走线周围需包地，并通过过孔与底层参考地平面连接；中央焊盘（EP 脚）建议至少通过 4 个均匀分布的小过孔连接到底层地平面，降低接地阻抗。
- 数字和晶振电路需远离射频前端电路，减小其对射频电路的干扰。
- 电源建议在芯片底部中央焊盘和周围管脚之间的空隙区域走线。为了减少短路风险，可在电源走线上增加丝印进行保护。另外，电源线不要在射频芯片下方的底层走线，避免破坏底层地平面的完整性。
- 若采用参考设计的 Wiggle 型 PCB 天线，需注意其底层铺地是不规则形状，具体的铺地要求，可参考《AN1005\_应用笔记\_2.4GHz\_Antenna\_Reference\_Design》。
- 滤波电容需尽量贴近芯片的管脚，可提高滤波效果。

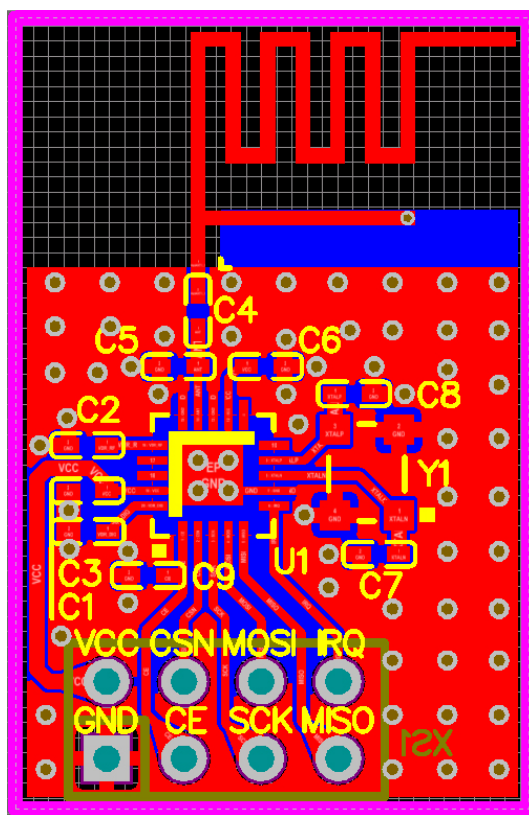


图 2-1 HW2000B QFN 封装 PCB 图

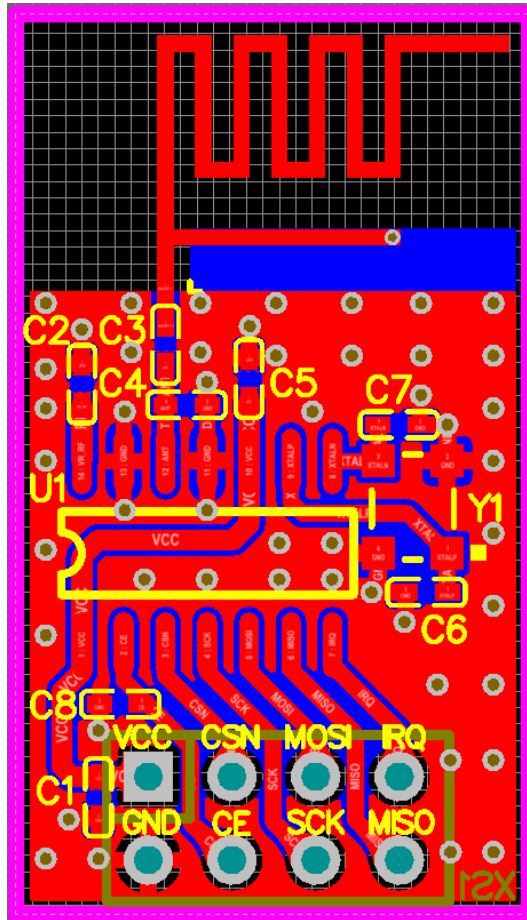


图 2-2 HW2000B SOP14 封装 PCB 图

### 第 3 章 制版工艺

由于高频电路存在，HW2000B 在制版过程中需要考虑 PCB 加工厂的阻抗控制参数，参考设计在选用以下制版工艺时，高频电路获得了较好的性能。用户需根据自身设计需求，与 PCB 加工厂确认相关制版工艺，以使 HW2000B 芯片获得最佳的传输性能。

制版规格	参数
板材	FR4
板厚 <sup>注</sup>	1.2mm
50 欧姆射频走线宽度 <sup>注</sup>	20mil
铜厚	1.4mil (1 盎司)
接地铺铜与射频走线的间距 <sup>注</sup>	5.1mil

表 3-2 PCB 制版工艺参数

注：为保证射频走线为 50 欧姆，可以根据不同板厚，按照如下参数进行调整。以下结果为 Si9000 仿真值，仅供参考。仿真假设 FR4 的介电常数为 4.3、绿油介电常数为 4.2，这些参数对仿真结果影响较大，具体参数请与 PCB 厂家确认后自行仿真。如果需要更加准确的结果，则需要 PCB 厂家进行阻抗测试。

(1) 若射频走线采用 20mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 5.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 5.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5mil

(3) 若射频走线采用 25mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 6.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 6mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5.7mil

(3) 若射频走线采用 30mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 7.6mil

板厚为 1.2mm 时，接地铺铜与走线间距为 7.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 6.6mil