

文档编号: AN1048

上海东软载波微电子有限公司

# 应用笔记

---

## HW2173 Hardware Reference Design

## 修订历史

版本	修订日期	修改概要
V1.0	2020-04-09	初版

地 址：中国上海市龙漕路 299 号天华信息科技园 2A 楼 5 层

邮 编：200235

E-mail: support@essemi.com

电 话：+86-21-60910333

传 真：+86-21-60914991

网 址：<http://www.essemi.com>

版权所有©

### 上海东软载波微电子有限公司

本资料内容为上海东软载波微电子有限公司在现有数据资料基础上慎重且力求准确无误编制而成，本资料中所记载的实例以正确的使用方法和标准操作为前提，使用方在应用该等实例时请充分考虑外部诸条件，上海东软载波微电子有限公司不承担或确认该等实例在使用方的适用性、适当性或完整性，上海东软载波微电子有限公司亦不对使用方因使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。基于使本资料的内容更加完善等原因，上海东软载波微电子有限公司保留未经预告的修改权。使用方如需获得最新的产品信息，请随时用上述联系方式与上海东软载波微电子有限公司联系。

## 内容目录

第 1 章	原理图参考设计 .....	4
第 2 章	PCB 参考设计 .....	6
第 3 章	制版工艺 .....	7

## 图目录

图 1-1	HW2173 参考设计 SCH .....	4
图 2-2	HW2173 参考设计 PCB .....	6

## 表目录

表 1-1	RF 匹配网络元件参数表 .....	4
表 1-2	HW2173 参考设计 BOM .....	5
表 3-1	PCB 制版工艺参数 .....	7

## 第 1 章 原理图参考设计

HW2173 是一款高集成度的 2.4GHz 无线 SoC 芯片，片上集成高性能、低功耗的 RF 收发器和 8 位 FLASH 的 MCU。下面给出原理图参考设计。

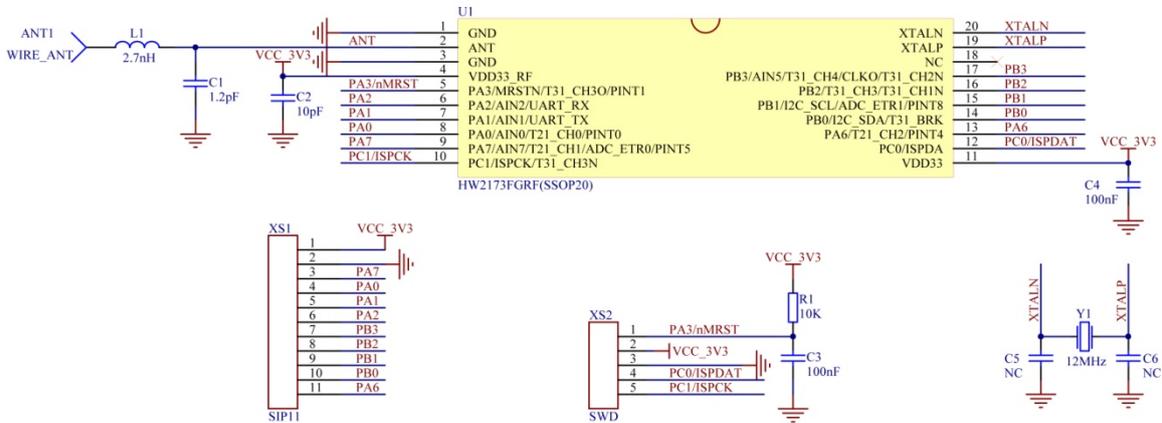


图 1-1 HW2173 参考设计 SCH

HW2173 参考设计的电路系统主要由晶体振荡电路、射频匹配网络、电源去耦网络和数字 IO 四部分构成，外围只需要 4 个被动元器件就能组成完成的无线收发系统。

晶体振荡电路支持 12MHz 和 16MHz 无源晶振。根据应用需求的不同，晶振选取原则如下：晶振的频率公差（Frequency Tolerance）越小，收发两端之间的频率差越小，则远距离通信成功率将显著提高。因此远距离应用请尽量选用公差小的无源晶振，推荐使用公差±10ppm 的无源晶振。晶振两边的负载电容一般不需要连接，只有在一些对频率要求比较苛刻的应用，才需要增加电容进行微调。但需要注意的是，电容太大会导致晶振不振，由于不同厂家的晶振参数不同，所以具体取值要通过实际调试来确定。

射频前端匹配网络主要完成射频信号谐波抑制、天线端阻抗匹配等功能，该部分元器件选型对通信将产生较大影响，射频前端 L1 电感与 C1 电容建议选用高 Q 值的高频元器件。

需要注意的是 HW2173 的 RF 匹配网络元件参数有两种方案，如下表所示：

方案	L1	C1	说明
电感方案	2.7nH	1.2pF	只支持无接地的天线，发射功率大
电容方案	100pF	1.5pF	可支持各类天线，发射功率略小

表 1-1 RF 匹配网络元件参数表

HW2173 有两组电源，分别是 VDD33\_RF 和 VDD33，前者属于 RF 部分电源，后者属于 MCU 部分电源，二者在芯片内部是不相连的，所以需要在外部连接。电源增加旁路电容可以滤除电源上的干扰信号，若是应用系统干扰较大，应该增加滤波电容。

下面给出 HW2173 参考设计的 BOM 表：

Part	Designator	Footprint	Description
1.2pF	C1	0402	COG 电容，±0.25pF

<b>10pF</b>	C2	0402	COG 电容, $\pm 0.25\text{pF}$
<b>100nF</b>	C3、C4	0402	X7R 电容, $\pm 10\%$
<b>NC</b>	C5、C6 <sup>注</sup>	0402	X7R 电容, $\pm 10\%$
<b>2.7nH</b>	L1 <sup>注</sup>	0402	高频叠层电感, $\pm 0.3\text{nH}$
<b>10K</b>	R1	0402	电阻, $\pm 10\%$ 电阻
<b>12MHz</b>	Y1	—	直插无源晶振, $\pm 10\text{ppm}$
<b>HW2173</b>	U1	SSOP20	2.4G SoC 芯片
<b>WIRE_ANT</b>	ANT1	—	2.4G 导线天线
<b>SIP11</b>	XS1	SIP11	1.27mm 单排针插座
<b>SWD</b>	XS2	SIP5	1.27mm 贴片单排针插座

表 1-2 HW2173 参考设计 BOM

注:

(1) L1 取值为 2.7nH 的电感方案, 只能用于非接地的导线天线, 如果和接地的 PCB 天线连接, 则推荐使用电容方案。

(2) 晶振负载电容 C5、C6 一般不需要连接, 仅预留位置。

## 第 2 章 PCB 参考设计

根据图 1-1 的原理图参考设计，可以绘制出对应的 PCB 图，下面给出 PCB 参考设计。

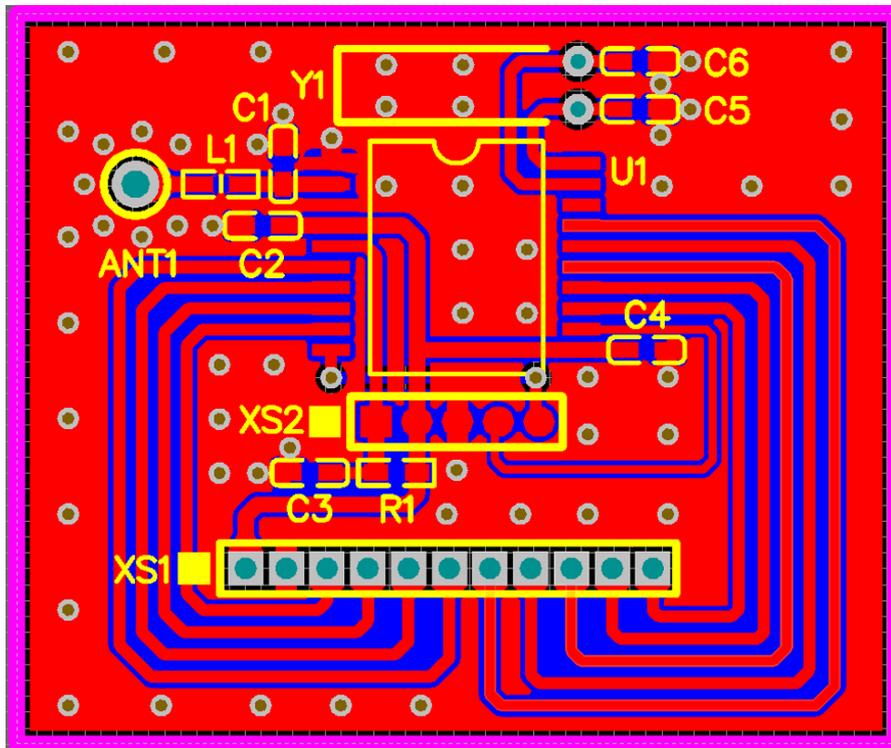


图 2-1 HW2173 参考设计 PCB

PCB 设计的设计注意事项：

- 1) 需要特别注意，射频匹配元件 L1、C1 以及天线接口之间的走线尽可能短。芯片 ANT 脚（PIN2）走线必须先经过 C1，再连接 L1，且 C1 要尽可能靠近 1 脚和 2 脚。推荐的射频元件布局如图所示。电容接地焊盘旁推荐放置 2 个以上接地过孔，保证可靠接地。
- 2) 要保证射频电路区域有完整的地平面，在此区域内的顶层和底层都禁止走线，铺地面积尽可能大。另外，射频走线应该“包地”，并且周围放置一定数量的接地过孔，减小地平面的阻抗。
- 3) 建议电源和数字线走顶层，以免破坏射频地平面的完整性。若是电源和数字线走底层，需考虑这些走线对地平面的分割应尽可能小，并且尽量远离射频电路。
- 4) 数字和晶振电路尽量远离射频电路。
- 5) 滤波电容 C2、C4 尽量靠近电源管脚。

### 第 3 章 制版工艺

由于高频电路存在，在制版过程中需要考虑 PCB 工厂的阻抗控制参数。下面给出制版工艺参数。

制版规格	参数
板材	FR4
板厚 <sup>注</sup>	1.0mm
电源走线	25mil 或 30mil
50 欧姆射频走线宽度 <sup>注</sup>	20mil
铜厚	1.4mil (1 盎司)
接地铺铜与射频走线的间距 <sup>注</sup>	5.3mil

表 3-1 PCB 制版工艺参数

注：为保证射频走线为 50 欧姆，可以根据不同板厚，按照如下参数进行调整。以下结果为 Si9000 仿真值，仅供参考。仿真假设 FR4 的介电常数为 4.3、绿油介电常数为 4.2，这些参数对仿真结果影响较大，具体参数请与 PCB 厂家确认后自行仿真。如果需要更加准确的结果，则需要 PCB 厂家进行阻抗测试。需要说明的是，由于一些 PCB 工厂工艺的限制，其安全线间距只能做到 6mil 以上，所以，这种情况下，可以把线间距定为 6mil 或 7mil，线宽在 20mil 以上。下面给出不同板厚的推荐参数。

(1) 若射频走线采用 20mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 5.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 5.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5mil

(3) 若射频走线采用 25mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 6.3mil

板厚为 1.2mm 时，接地铺铜与走线间距为 6mil

板厚为 1.6mm 时，接地铺铜与走线间距为 5.7mil

(3) 若射频走线采用 30mil 线宽：

板厚为 1.0mm 时，接地铺铜与走线间距为 7.6mil

板厚为 1.2mm 时，接地铺铜与走线间距为 7.1mil

板厚为 1.6mm 时，接地铺铜与走线间距为 6.6mil